

## 電子線装置

## ELECTRON BEAM APPARATUS

## BACKGROUND OF THE INVENTION

## Field of the Invention

本発明は、電子放出素子を備えた第1の基板と電子放出素子から放出された電子が照射される第2の基板とが対向配置され、第1の基板と第2の基板との間にスペーサを有する電子線装置に関する。

## Related Background Art

平面型表示装置は、薄型でかつ軽量であることから、ブラウン管型表示装置に置き換わるものとして注目されている。特に、電子放出素子と電子ビームの照射により発光する蛍光体とを組み合わせ用いた表示装置は、従来の他の方式の表示装置よりも優れた特性が期待されている。例えば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れているといえる。

従来から、電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、例えば表面伝導型放出素子や、電界放出型素子（以下FE型と記す）や、金属／絶縁層／金属型放出素子（以下MIM型と記す）、などが知られている。

表面伝導型放出素子としては、例えば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290(1965)や、後述する他の例が知られている。

表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン等による $\text{SnO}_2$ 薄膜を用いたものの他に、 $\text{Au}$ 薄膜によるもの[G. Dittmer: "Thin Solid Films", 9, 317(1972)]や、 $\text{In}_2\text{O}_3/\text{SnO}_2$ 薄膜によるもの[M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519(1975)]や、カーボン薄膜によるもの[荒木久 他：真空、第26巻、第1号、22(1983)]等が報告されている。

これらの表面伝導型放出素子の素子構成の典型的な例として、図30に前述の



パネルの内部を真空中に維持するための外囲器（気密容器）を形成している。

リアプレート 3 1 1 5 には基板 3 1 1 1 が固定されているが、この基板 3 1 1 1 上には冷陰極素子 3 1 1 2 が、 $N \times M$  個マトリックス状に形成されている。（ $N$ 、 $M$  は 2 以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。）また、前記  $N \times M$  個の冷陰極素子 3 1 1 2 は、図 3 1 に示すとおり、 $M$  本の行方向配線 3 1 1 3 と  $N$  本の列方向配線 3 1 1 4 により配線されている。これら基板 3 1 1 1、冷陰極素子 3 1 1 2、行方向配線 3 1 1 3 および列方向配線 3 1 1 4 によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線 3 1 1 3 と列方向配線 3 1 1 4 の少なくとも交差する部分には、両配線間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

フェースプレート 3 1 1 7 の下面には、蛍光体からなる蛍光膜 3 1 1 8 が形成されており、赤（R）、緑（G）、青（B）の 3 原色の蛍光体（不図示）が塗り分けられている。また、蛍光膜 3 1 1 8 をなす上記各色蛍光体の間には黒色体（不図示）が設けてあり、さらに蛍光膜 3 1 1 8 のリアプレート 3 1 1 5 側の面には、A 1 等からなるメタルバック 3 1 1 9 が形成されている。

$Dx1 \sim DxM$  および  $Dy1 \sim DyN$  および  $Hv$  は、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。 $Dx1 \sim DxM$  はマルチ電子ビーム源の行方向配線 3 1 1 3 と、 $Dy1 \sim DyN$  はマルチ電子ビーム源の列方向配線 3 1 1 4 と、 $Hv$  はメタルバック 3 1 1 9 と各々電気的に接続している。

また、上記気密容器の内部は  $1.3 \times 10^{-3}$  [Pa] ( $10^{-6}$  [Torr]) 程度の真空中に保持されており、画像表示装置の表示面積が大きくなるにしたがい、気密容器内部と外部の気圧差によるリアプレート 3 1 1 5 およびフェースプレート 3 1 1 7 の変形あるいは破壊を防止する手段が必要となる。リアプレート 3 1 1 5 およびフェースプレート 3 1 1 6 を厚くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たときに画像のゆがみや視差を生ずる。これに対し、図 3 1 においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体（スペーサあるいはリブと呼ばれる）3 1 2 0 が設けられている。このようにして、マルチビーム電子源が形成された基板 3 1 1 1 と

蛍光膜 3 1 1 8 が形成されたフェースプレート 3 1 1 6 間は通常サブミリないし数ミリに保たれ、前述したように気密容器内部は高真空に保持されている。

以上説明した表示パネルを用いた画像表示装置は、容器外端子  $D_{x1} \sim D_{xM}$ 、 $D_{y1} \sim D_{yN}$  を通じて各冷陰極素子 3 1 1 2 に電圧を印加すると、各冷陰極素子 3 1 1 2 から電子が放出される。それと同時にメタルバック 3 1 1 9 に容器外端子  $H_v$  を通じて数百 [V] ～数 [kV] の高圧を印加して、上記放出された電子を加速し、フェースプレート 3 1 1 7 の内面に衝突させる。これにより、蛍光膜 3 1 1 8 をなす各色の蛍光体が励起されて発光し、画像が表示される。

上記表示パネル内に設置されたスペーサ 3 1 2 0 は、以下の理由により、フェースプレート 3 1 1 7 とリアプレート 3 1 1 5 間に印加される高電圧に耐えるだけの高い絶縁性ととも高い帯電抑制性が要求される。

第 1 に、スペーサ 3 1 2 0 の近傍の冷陰極素子 3 1 1 2 から放出された電子の一部がスペーサ 3 1 2 0 に当たることにより、あるいはフェースプレート 3 1 1 7 に到達し反射した電子の一部がスペーサ 3 1 2 0 に当たることにより 2 次電子の放出が起こり、スペーサ 3 1 2 0 の帯電を引き起こすおそれがある。これまでに本出願人が得た知見では、スペーサ 3 1 2 0 の表面に正帯電が生じる場合がほとんどであった。このスペーサ 3 1 2 0 の帯電により、冷陰極素子 3 1 1 2 から放出された電子はその軌道を曲げられ、フェースプレート 3 1 1 7 に設けられた蛍光体上の正規な位置とは異なる場所に到達し、スペーサ近傍の画像がゆがんで表示されてしまう。

第 2 に、冷陰極素子 3 1 1 2 から放出された電子を加速するために、マルチ電子ビーム源とフェースプレート 3 1 1 7 との間には数百 V 以上の高電圧（即ち、 $1 \text{ kV/mm}$  以上の高電界）が印加されるため、スペーサ 3 1 2 0 の表面での沿面放電が懸念される。特に上記のようにスペーサ 3 1 2 0 が帯電している場合は、放電が誘発されるおそれがある。

この問題点を解決するために、スペーサに微小電流が流れるようにして帯電を除去する提案がなされている（特開昭 5 7 - 1 1 8 3 5 5 号公報、特開昭 6 1 - 1 2 4 0 3 1 号公報）。そこでは絶縁性のスペーサの表面に帯電防止膜として高抵抗薄膜を形成することによりスペーサ表面に微小電流が流れるようにしている。

ここで用いられている帯電防止膜は酸化スズ、あるいは酸化スズと酸化インジウム混晶薄膜や島状の金属膜である。

また、本出願人による上記提案においては、高抵抗膜が被覆されたスペーサをマルチ電子ビーム源及びフェースプレートと電気的に良好に接続するために、これらとの接続部に低抵抗膜を形成する構成も開示されている。更に、上記高抵抗膜及び上記低抵抗膜が被覆されたスペーサを、導電性を有するフリットガラスを用いて、マルチ電子ビーム源及びフェースプレートと電気的に接続するとともに、機械的に固定する構成も開示されている。

## SUMMARY OF THE INVENTION

以上説明した画像表示装置の表示パネルにおいては、表示パネルの表示面積やリアプレート及びフェースプレートの厚みに応じて、スペーサを複数個配置するので、表示面積が大きくなるにつれてスペーサの数も増えることになる。それに伴い、表示パネルの組立工程でのスペーサの設置工数も増え、製造コストアップの要因となる。また、特にスペーサが長尺の場合にはスペーサのリアプレートとフェースプレートとの対向方向への反りも無視できなくなる。すなわち、このような反りが生じていると、リアプレートとフェースプレートとでスペーサを挟むときにスペーサに大きな応力が加わりスペーサが破損する場合もある。このように、表示パネルの組み立て時のスペーサの歩留まりが表示パネルの歩留まりに影響する程度が高まり、これも製造コストアップの要因となる。

一方、表示パネルの外囲器を形成する際には、フェースプレート、側壁及びリアプレートをフリットガラスを用いて封着するのが一般的であるが、このとき、400～500℃程度まで外囲器を加熱してフリットガラスを焼成する。この熱によりスペーサがフェースプレートやリアプレートに対して相対的に膨張し、変形や位置ずれを生じる場合もあるという問題もある。

また、スペーサ表面に帯電防止用の膜や、更にはこの帯電防止用の膜を電子ビーム源やフェースプレートと電気的に良好に接続するための膜を形成する場合、表示パネルの大面积化に伴ってスペーサが長尺化してくると、これらの膜の所望の膜厚や位置精度が得られにくくなり、所望の効果を得ることができなくなるお

それがある。

さらに、上記のようにスペーサ表面に複数種類の膜を形成する場合、成膜工程が増えるし、また、膜間に酸化膜等を生じさせることなく電氣的導通が良好となるように成膜する必要がある。

本発明の第1の目的は、スペーサの組付けを簡易に行え、これによって、スペーサの設置に伴う製造コストの上昇を抑制することが可能な電子線装置を提供することである。

本発明の第2の目的は、スペーサをリアプレートとフェースプレートとの間で挟む際のスペーサの破損を防止する電子線装置を提供することである。

本発明の第3の目的は、電子線装置の真空容器を形成する際の熱に起因するスペーサの変形や位置ずれが発生しない電子線装置を提供することである。

本発明の第4の目的は、スペーサ表面に帯電防止等のために膜を形成する場合、スペーサが長尺になっても所望の膜を得ることができる電子線装置を提供することである。

本発明の第5の目的は、スペーサ表面に複数種類の膜を形成する場合でも、膜間の電氣的導通を確保し、かつ、工程の増加を最小限に抑えることである。

上記目的を達成するため本発明の電子線装置は、真空容器内に設けられた、複数の電子放出素子を備えた第1の基板と、

前記真空容器内に前記第1の基板と対向配置された、前記電子放出素子から放出された電子が照射される第2の基板と、

前記真空容器の耐大気圧構造として前記第1の基板または前記第2の基板のいずれか一方の基板上に設置され、前記第1の基板と前記第2の基板とで直接、または前記第1の基板と前記第2の基板との間の中間部材を介して間接的に挟まれた、前記第1の基板と前記第2の基板との対向方向と垂直な方向に長手方向を有する少なくとも1つのスペーサと、

前記第1の基板の前記電子放出素子が設けられた領域と前記第2の基板の電子が照射される領域との間の領域である電子線放出領域外で前記スペーサを支持する支持部材とを有し、

前記スペーサ及び前記支持部材の少なくとも一方が、前記第1の基板と前記第

2の基板との間で前記スペーサが挟まれるときに発生する応力を緩和する構造を有することを特徴とする。

上記の発明によれば、スペーサにより第1の基板と第2の基板との間隔が維持される。スペーサは支持部材により支持されて自立するので、電子線装置の組み立て時におけるスペーサの位置決めが容易になる。また、支持部材は電子線放出領域外でスペーサを支持しているので、電子放出素子の配列に際して支持部材のためのスペースを考慮する必要はない。

一方、スペーサに反りなどが生じている場合、特にスペーサと支持部材とが固定されていると、スペーサを第1の基板と第2の基板との間で挟んだときに、スペーサと支持部材との固定部に、スペーサの反りが矯正される際に発生する応力が集中する。ここで、スペーサ及び支持部材の少なくとも一方は、この応力を緩和する構造を有するので、スペーサの破損が防止される。本発明は特に、スペーサの長手方向の長さが、スペーサが維持しようとする間隔（スペーサの上端と下端の間の長さ）の50倍以上であるときに特に有効である。また100倍以上であるときには特に効果を奏する。

また本発明は、真空容器内に設けられた、複数の電子放出素子を備えた第1の基板と、

前記真空容器内に前記第 1 の基板と対向配置された、前記電子放出素子から放出された電子が照射される第 2 の基板と、

前記真空容器の耐大気圧構造として前記第 1 の基板または前記第 2 の基板のいずれか一方の基板上に設置され、前記第 1 の基板と前記第 2 の基板とで直接、または前記第 1 の基板と前記第 2 の基板との間の中間部材を介して間接的に挟まれた、前記第 1 の基板と前記第 2 の基板との対向方向と垂直な方向に長手方向を有する少なくとも 1 つのスペーサと、

前記第 1 の基板の前記電子放出素子が設けられた領域と前記第 2 の基板の電子が照射される領域との間の領域である電子線放出領域外で前記スペーサを支持するために、前記スペーサが設置される基板上に設置される支持部材とを有し、

前記支持部材の、前記基板への設置面と平行な第 1 の軸と、前記スペーサの、前記長手方向に沿った第 2 の軸とが実質的に平行となるように、前記支持部材と

前記スペーサとが固定されていることを特徴とする電子線装置を提供するものである。

上記の第2の発明によれば、支持部材は第1の基板または第2の基板に設置され、スペーサは、長手方向に沿った軸がこの設置面と実質的に平行に支持部材と固定されるので、電子線装置の組み立ての際にスペーサを第1の基板と第2の基板との間で挟んだときにスペーサと支持部材との固定部に発生する応力が最小限に抑えられる。

さらに本発明は、真空容器内に設けられた、複数の電子放出素子を備えた第1の基板と、

前記真空容器内に前記第1の基板と対向配置された、前記電子放出素子から放出された電子が照射される第2の基板と、

前記真空容器の耐大気圧構造として前記第1の基板または前記第2の基板のいずれか一方の基板上に設置され、前記第1の基板と前記第2の基板とで直接、または前記第1の基板と前記第2の基板との間の中間部材を介して間接的に挟まれた、前記第1の基板と前記第2の基板との対向方向と垂直な方向に長手方向を有する少なくとも1つのスペーサと、

前記第1の基板の前記電子放出素子が設けられた領域と前記第2の基板の電子が照射される領域との間の領域である電子線放出領域外で前記スペーサを支持する支持部材とを有し、

前記スペーサは、前記スペーサが設置された基板よりも小さい熱膨張率を有することを特徴とする電子線装置を提供するものである。

電子線装置においては、真空容器を作製する目的や真空容器の真空度を向上させる目的で、真空容器を加熱することがある。この加熱により各部材が熱膨張するが、上記の第3の発明によれば、スペーサは、それが設置された基板よりも小さい熱膨張率を有するので、真空容器の加熱工程においてスペーサの長さが基板に対して相対的に長くなって撓みを生じることによるスペーサの位置ずれが防止される。

ただし、スペーサの熱膨張率差が大きすぎると、逆に基板が相対的に膨張し過ぎスペーサに引っ張り力が作用するので、基板の熱膨張率とスペーサの熱膨張率



との差は5%以内であることが好ましい。

また本発明は、真空容器内に設けられた、複数の電子放出素子を備えた第1の基板と、

前記真空容器内に前記第 1 の基板と対向配置された、前記電子放出素子から放出された電子を制御する電極を備えた第 2 の基板と、

前記真空容器の耐大気圧構造として前記第 1 の基板または前記第 2 の基板のいずれか一方の基板上に設置され、前記第 1 の基板と前記第 2 の基板とで直接、または前記第 1 の基板と前記第 2 の基板との間の中間部材を介して間接的に挟まれた、前記第 1 の基板と前記第 2 の基板との対向方向と垂直な方向に長手方向を有する少なくとも 1 つのスペーサとを有し、

前記スペーサの表面には、前記第 1 の基板及び前記電極の少なくとも一方と電気的に接続され前記スペーサの表面よりも帯電しにくい膜が、前記スペーサの長手方向に対して複数に分けて形成されていることを特徴とする電子線装置を提供するものである。

上記の第 4 の発明によれば、スペーサの表面に、電子放出素子から放出された電子を制御する電極及び第 1 の基板の少なくとも一方と電気的に接続された膜が形成されているので、電子放出に伴うスペーサ表面の帯電が除去される。しかも、この膜は、スペーサの長手方向に対して複数に分割して形成されているので、膜の位置、形状、厚みといった成膜精度が向上し、所望の膜が得られる。

また本発明は、真空容器内に設けられた、複数の電子放出素子を備えた第1の基板と、

前記真空容器内に前記第 1 の基板と対向配置された、前記電子放出素子から放出された電子を制御する電極を備えた第 2 の基板と、

前記真空容器の耐大気圧構造として前記第 1 の基板または前記第 2 の基板のいずれか一方の基板上に設置され、前記第 1 の基板と前記第 2 の基板とで直接、または前記第 1 の基板と前記第 2 の基板との間の中間部材を介して間接的に挟まれた、前記第 1 の基板と前記第 2 の基板との対向方向と垂直な方向に長手方向を有する少なくとも 1 つのスペーサとを有し、

前記スペーサの表面には、前記第 1 の基板及び前記電極の少なくとも一方と電

氣的に接続され前記スペーサの表面よりも帯電しにくい高抵抗膜と、少なくとも前記電氣的に接続された領域において前記高抵抗膜と積層され前記高抵抗膜よりもシート抵抗値が小さい低抵抗膜とが形成され、

前記高抵抗膜と前記低抵抗膜とは、同一の金属元素を含み、かつ、異なる組成を有することを特徴とする電子線装置を提供するものである。

上記の第5の発明によれば、スペーサの表面に高抵抗膜及び低抵抗膜が形成されるが、高抵抗膜によりスペーサ表面の帯電が除去され、低抵抗膜により、高抵抗膜と第1の基板や電極との電氣的接続が良好となり、また、スペーサの近傍の電子放出素子から放出された電子の軌道が制御される。ここで、高抵抗膜と低抵抗膜とは、同一の元素を含み、かつ、異なる組成を有するので、低抵抗膜と高抵抗膜との境界部における連続性が良好に保たれるとともに、所望の低抵抗膜及び高抵抗膜を同一の成膜装置を用いて連続して形成することが可能となる。特に、気相成膜法によってこれらの膜を形成する場合、同一のチャンバー内で真空雰囲気気を破ることなく形成することができるので、低抵抗膜と高抵抗膜との積層部の間に不要な酸化膜が形成されることはない。

## BRIEF DESCRIPTION OF THE DRAWINGS

図１は、本発明の第１の実施形態である、画像表示装置の表示パネルの外観斜視図である。

図 2 は、図 1 に示す表示パネルの 2-2 線での模式的断面図である。

図3は、図1に示すスペーサの固定部近傍の斜視図である。

図 4 A 及び図 4 B は、図 1 に示すスペーサの固定部近傍の側面図及び平面図である。

図5は、スペースとブロックとを固定する際の両者の関係を説明する図である。

図6は、スペーサに反りが生じている場合の、外囲器の真空排気による反りの矯正を説明する図である。

図7は、図1に示す実施形態のブロックの一変形例であり、1つのブロックで複数のスペーサを支持する場合のスペーサの固定部近傍の斜視図である。

図 8 は、図 1 に示す実施形態のスペーサの非接触部の一変形例の側面図である。

図 9 は、図 1 に示す実施形態のスペーサの非接触部の他の変形例の側面図である。

図 10 は、本発明の第 2 の実施形態を示すスペーサの支持部の斜視図である。

図 11 は、図 10 に示すスペーサの支持部の側面図である。

図 12 は、本発明の第 4 の実施形態を示すスペーサの固定部の側面図である。

図 13 は、本発明の第 4 の実施形態によるスペーサの固定方法の一例を説明する図である。

図 14 は、ブロックの第 1 の軸とスペーサの第 2 の軸とが平行でなくスペーサが破損した場合のスペーサの固定部の側面図である。

図 15 は、本発明の第 5 の実施形態を示すスペーサの側面図である。

図 16 A 及び図 16 B は、図 15 に示すスペーサの、低抵抗膜の形成方法の一例を説明する図である。

図 17 は、本発明の第 6 の実施形態を示すスペーサの縦断面図である。

図 18 は、図 17 に示すスペーサの製造工程の一例のフローチャートである。

図 19 は、本発明が適用可能な表示パネルに用いられるマルチ電子ビーム源の一例の平面図である。

図 20 は、図 19 に示すマルチ電子ビーム源の 20-20 線での模式的断面図である。

図 21 は、本発明が適用可能な表示パネルに用いられるフェースプレートの蛍光体配列の一例（ストライプ配列）を示す平面図である。

図 22 は、本発明が適用可能な表示パネルに用いられるフェースプレートの蛍光体配列の一例（デルタ配列）を示す平面図である。

図 23 は、本発明が適用可能な表示パネルに用いられるフェースプレートの蛍光体配列の一例（マトリクス配列）を示す平面図である。

図 24 A 及び図 24 B は、平面型の表面伝導型電子放出素子の模式的平面図及び断面図である。

図 25 A、図 25 B、図 25 C、図 25 D 及び図 25 E は、図 24 A 及び

# THE FUTURE OF THE FUTURE

図 27 は、画像表示装置の駆動回路の概略構成を示すブロック図である。

図 29 は、図 28 に示すはしご型配列の電子源を有する表示パネルの一例の斜視図である。

図 3 1 は、表面伝導型電子放出素子を用いた従来の画像表示装置の表示パネルの一部を切り欠いて示した斜視図である。

次に、本発明の実施形態について図面を参照して説明する。

図１は、本発明を適用した画像表示装置の表示パネルの第１の実施形態の外観斜視図であり、その内部構造を示すために表示パネルの一部を切り欠いて示している。

リアプレート1015上には、マトリクス状に配列されたM×N個の冷陰極素子1012が設けられた基板1011が固定されている。これら冷陰極素子1012は、M本の行方向（X方向）配線13とN本の列方向（Y方向）配線1014とにより結線されている。

12

の蛍光体材料が蛍光膜として用いられる。メタルバック 1019 は、主として、電子加速電圧を印加するための電極として設けられる。

スペーサ１０２０は、図２に示すように、薄板状の絶縁性基体２１の表面に高抵抗膜２２を成膜し、かつ、フェースプレート１０１７の内側（メタルバック１０１９）及び基板１０１１の表面（行方向配線１０１３）に面した当接面２３に低抵抗膜２５を成膜した部材からなる。高抵抗膜２２は、低抵抗膜２５を介してメタルバック１０１９及び行方向配線１０１３と電気的に接続されている。また、図１に示すように、スペーサ１０２０は、行方向（Ｘ方向）と平行に配置され、基板１０１１の冷陰極素子１０１２が設けられた領域とフェースプレート１０１７の蛍光膜１０１８が設けられた領域とに挟まれた領域（電子線放出領域）の外側の領域まで両端部が延在して、外囲器内の所定の位置に固定されている。

また、上記電子線放出領域の外側の領域において、スペーサ１０２０の両端部には自立機構としてのブロック１０２１が固定されており、スペーサ１０２０はこのブロック１０２１で支持されて自立している。スペーサ１０２０は、後述する組立工程における外囲器の形成後は、フェースプレート１０１７とリアプレート１０１５との押圧力によってある程度の力で保持されるので、ブロック１０２１は、少なくとも外囲器を形成するするまでスペーサ１０２０を基板面に対して垂直に自立させることができるものであればよい。

従って、外圍器を形成するまでの間のスペーサ１０２０の位置ずれを防止するためにはブロック１０２１は基板１０１１に固定するのが好ましいが、外圍器を形成するが終了するまでの間にスペーサ１０２０の位置ずれを生じさせないことができれば、ブロック１０２１は必ずしも基板１０１１に固定しなくてもよい。また、スペーサを１０２０を固定する場合、基板１０１１ではなくフェースプレート１０１７側に固定してもよい。

ここで、スペーサ１０２０の固定部の構造について、図３、図４Ａ及び図４Ｂを参照して説明する。図３は、図１に示すスペーサの固定部近傍の斜視図であり、図４Ａ及び図４Ｂは、図１に示すスペーサの固定部近傍の側面図及び平面図である。

図3、図4A及び図4Bに示すように、スペーサ1020は、両端部において、

電子線放出領域の外側の領域が先細りのテーパ形状となっており、この部分が基板1011及びメタルバック1019と接触しない非接触部1023となっている。一方、ブロック1021は、その側面に、スペーサ1020の長手方向端部が挿入される溝部1022が形成されており、ブロック1021が基板1011に固定される前に、スペーサ1020がその長手方向端部を溝部1022に挿入させてブロック1021と接着剤で固定されている。また、ブロック1021の高さは、スペーサ1020の高さよりも低くなっている。

次に、図1に示す本実施形態の表示パネルの作製手順について説明する。なお、電子源基板1011の作製手順については後述するので、ここでは、各部品の組み立て手順を中心に説明する。

(1) スペーサ1020をブロック1021と接着固定する。

この際、後述する真空排気のためにスペーサ1020がフェースプレート1017及びリアプレート1015に対して斜めに接地しないように十分な位置合わせ及び角度合わせが必要である。また、ブロック1021がスペーサ1020を基板1011上に接地した際の自立機構として有効に機能するためには、スペーサ1020の底面及びスペーサ1020の両端部に固定される2つのブロック1021の底面が同一平面上にあることが好ましい。このためには、図5に示すような、同一平面上の基準面1031を有する治具を用い、この治具の基準面1031上にブロック1021及びスペーサ1020を載置した状態でブロック1021とスペーサ1020とを接着固定すれば、容易に行うことができる。

(2) スペーサ1020を基板1011上に位置決めする。

スペーサ1020の位置決めは、上記電子線放出領域内あるいはその領域外で位置決め治具（不図示）を用いて行う。スペーサ1020にはブロック1021が固定されているので、スペーサ1020はブロック1021で支持されて自立した状態を維持する。この状態ではスペーサ1020は単に基板1011上に置かれているだけなので、後述する外囲器を形成する工程が終了するまでスペーサ1020の位置ずれを生じさせないことができればブロック1021を基板1011に固定する必要はないが、位置ずれが生じるおそれがある場合には、接着剤等によりブロック1021を基板1011に固定してもよい。

### (3) 外囲器を形成する。

フェースプレート1017及びリアプレート1015を互いに十分位置合わせを行い、フェースプレート1017、側壁1016及びリアプレート1015の接合部をフリットガラスを用いて加熱封着し、外囲器を形成する。これにより、スペーサ1020の上下端面がそれぞれメタルバック1019及び基板1011と密着し、スペーサ1020がメタルバック1019と基板1011との押圧力により両者間に完全にではないがある程度の力で保持される。

### (4) 外囲器の真空排気及び封止を行う。

外囲器を形成したら、不図示の排気管を通じて外囲器内を排気し、十分な真空度に達した後、排気管を封止する。すなわち、外囲器内の真空排気の後、スペーサ1020は外囲器に外部から加わる大気圧によって外囲器内の所定の位置に固く固定される。そして、排気管の封止後、詳しくは後述するが基板1011に形成された各配線を介して電圧を印加し、冷陰極素子1012を形成する。

ここで、例えば図6に示すようにスペーサ1020が弓なりに反って長手方向中央部が盛り上がってしまっている場合（実際には反り量は数 $\mu\text{m}$ ～数百 $\mu\text{m}$ 程度であるが、図6では、説明を容易にするために、スペーサ1020の形状が誇張して描かれている）には、フェースプレート1017とリアプレート1015との封着の際に、スペーサ1020は高さが最も高い部分からフェースプレート1017に押圧され、その形状が矯正される。仮に、反りが矯正されない状態でスペーサ1020を保持すると、スペーサ1020の固定が不安定となるばかりでなく、高抵抗膜22のメタルバック1019及び行方向配線1013との電氣的接続も不十分となってしまう。

スペーサ1020の形状の矯正に伴い、スペーサ1020の両端部に固定されているブロック1021も変位しようとする（図6に示した例ではリアプレート1015から浮き上がろうとする）。この際、ブロック1021の高さはスペーサ1020の高さよりも低いので、ブロック1021のある程度の変位が許容され、結果的に、スペーサ1020の形状を矯正しつつ、表示パネルを作製することができる。

一方、ブロック1021の変位の許容範囲を超える程度までスペーサ1020





ここではブロック1021をスペーサ1020の両端部に固定した例を示したが、スペーサ1020を自立させることができれば、ブロック1021は必ずしもスペーサ1020の両端部に固定しなくてもよく、一方の端部だけに固定してもよい。スペーサ1020の一方の端部だけにブロック1021を固定する場合は、非接触部1023はブロック1021が固定される側の端部だけに設ければよい。ただし、スペーサ1020が長尺の場合など特に、スペーサ1020の位置決めをより正確に行うためには、スペーサ1020の両端部にブロック1021を固定するのが好ましい。

また、本実施形態では、スペーサ1020を1本ずつブロック1021で支持する例を示したが、図7に示すような、複数の溝部1072が等ピッチで形成された長尺のブロック1071を用い、1つのブロック1071で複数のスペーサ1020を支持してもよい。これにより、スペーサ1020を基板1011上に設置する際に、複数のスペーサ1020が一体として取り扱うことができるので、スペーサ1020の取り扱い及び位置決めが容易になる。なお、この場合でもブロック1071は、スペーサ1020の一方の端部だけに固定してもよいし、両端部に固定してもよい。

さらに、本実施形態ではスペーサ1020の非接触部1023をテーパ形状とした例について説明したが、非接触部1023は、メタルバック1019及び基板1011と接触しない形状であればテーパ形状に限定されるものではない。

例えば、図8に示すスペーサ1020'は、両端部の幅を他の部分よりも狭くし、この部分を非接触部1023'としている。このようなスペーサ1020は、曲げに対する発生応力が小さいので、より破壊しにくくなる。また、図9に示すスペーサ1020''は、両端の角部をR処理（丸め処理）し、この部分を非接触部1023''としている。これにより、スペーサ1020''の反りが矯正される際に角部がメタルバック1019あるいは基板1011に当たっても、角部はR処理されているのでスペーサ1020''は欠けにくくなる。スペーサ1020''がガラス材料やセラミック材料からなる場合、欠けにくさの観点からは、角部の曲率半径は10 $\mu$ m以上であることが好ましい。

ここで、角部がR処理されたスペーサとは、加工対象となる角部を有したもの

を加工して曲率半径を大きくしたものに限らず、スペーサ（基材）の形成時から所望の曲率を有するように形成したものも含む。

以上、スペーサに非接触部を設けることで、スペーサとブロックとの固定部に発生する応力を緩和する構造とした例を示したが、この非接触部は、図 4 A、図 4 B、図 8 及び図 9 に示したようにリアプレート側及びフェースプレート側の双方と接触しない構造である必要はなく、表示パネルの組み立て上、上述した応力をスペーサが破壊されない程度に十分に緩和できるものであれば、リアプレート側及びフェースプレート側のいずれか一方とは接触する構造であってもよい。

#### （第 2 の実施形態）

図 10 は、本発明の第 2 の実施形態を示すスペーサの支持部の斜視図であり、図 11 は、図 10 に示すスペーサの支持部の側面図である。

本実施形態も、図 3 等を用いて説明した第 1 の実施形態と同様に、電子線放出領域外に設置されたブロック 1121 によりスペーサ 1120 を支持して位置決めし、外囲器の真空排気により外囲器内に固定するものであるが、スペーサ 1120 はブロック 1121 と固定せず、両端部を溝部 1122 に挿入しただけである点が第 1 の実施形態と異なる。

すなわち、表示パネルの組み立て工程においては、まず、ブロック 1121 を基板 1111 に固定し、次いで、スペーサ 1120 の端部をブロック 1121 の溝部 1122 に挿入する。このとき、スペーサ 1120 とブロック 1121 とは固定しない。その後、第 1 の実施形態と同様にして、外囲器の形成、真空排気、冷陰極素子の形成を行う。

本実施形態では、スペーサ 1120 はブロック 1121 に対して固定されていないので、外囲器形成時にフェースプレート 1117 と当接されるとき、あるいは外囲器の真空排気時に、ブロック 1121 に規制されることなく、その弾性変形の範囲内において破壊することなく変形することが可能である。すなわち、スペーサ 1120 が基板 1111 及びフェースプレート 1117 に対して相対的に有している反りが矯正されるときに発生する応力を、スペーサ 1120 の端部だけでなく全体に分散させることができる。その結果、スペーサ 1120 の破壊をより防止することができる。

このように、スペーサ１１２０はブロック１１２１と固定されていないので、本実施形態ではスペーサ１１２０の端部に第１の実施形態と同様な非接触部を設ける必要はなく、スペーサ１１２０の形状を、単純な矩形の薄帯板とすることができる。ただし、スペーサ１１２０の反りの矯正時のスペーサ１１２０の角部の欠けを防止するために、角部にＲ処理を施すことが好ましい。

(第3の実施形態)

本実施形態は、ブロックを構成する材料が上述した実施形態と異なる。ブロックの形状及びスペーサの形状は第２の実施形態と同様であるので、以下に、第２の実施形態で用いた図１０及び図１１を参照して本実施形態を説明する。

本実施形態では、ブロック 1 1 2 1 はアクリル樹脂などの樹脂材料で構成される。スペーサ 1 1 2 0 は、一端部または両端部がブロック 1 1 2 1 の溝部 1 1 2 2 に挿入され、エポキシ系の接着剤でブロック 1 1 2 1 と固定される。アクリル系の樹脂やエポキシ系の接着剤は、スペーサ 1 1 2 0 の基体を構成するガラス基板やセラミック基板よりも柔らかい素材である。すなわち、表示パネルの組み立て時に生じる、ブロック 1 1 2 1 とスペーサ 1 1 2 0 との相対位置あるいは相対角度の変化による応力を、ブロック 1 1 2 1 で分散させることができ、これによりスペーサ 1 1 2 0 の破壊を防止することができる。また、外囲器作製時の加熱温度によっては、アクリル系樹脂やエポキシ系接着剤は更に柔らかくなり、あるいは分解・蒸発する成分が生じるため、更に応力を分散させる効果を得ることができる。

ここでは、単純な矩形の薄帯状のスペーサ 1 1 2 0 を例に挙げて説明したが、第 1 の実施形態と同様に、スペーサに非接触部を設けることで、表示パネルの組み立て時に生じる応力を、ブロック 1 1 2 1 だけでなくスペーサ 1 1 2 0 の非接触部にも分散させることができ、スペーサ 1 1 2 0 の破壊防止効果がより向上する。

(第4の実施形態)

図12は、本発明の第4の実施形態を示すスペーサの固定部の側面図である。

本実施形態も、第1の実施形態や第3の実施形態のようにスペーサ1170の一端部または両端部にブロック1171を固定したものであるが、スペーサ11

70の端部の形状やブロック1171の材料によってではなく、スペーサ1170とブロック1171との位置関係を規定することによって、表示パネルの組み立て時にスペーサ1170とブロック1171との固定部に発生する応力を緩和している。

すなわち、図１２において、ブロック１１７１に、ブロック１１７１の基板１１６１との設置面と平行となる仮想の第１の軸１１８１を設定する一方、スペーサ１１７０には、その長手方向に沿った仮想の第２の軸１１８２を設定する。この場合に、フェースプレート１１６７とリアプレートとを、スペーサ１１７０を間に挟んで組み立てた状態で、第１の軸１１８１と第２の軸１１８２とが実質的に平行になるように、スペーサ１１７０とブロック１１７１とが固定されている。その他、ブロック１１７１の高さがスペーサ１１７０の高さよりも低いこと、ブロック１１７１が基板１１６１ではなくフェースプレート１１６７側に設置されてもよいことなどは第１の実施形態と同様である。

上記の第１の第１の軸１１８１と第２の軸１１８２とが実質的に平行になるようにスペーサ１１７０とブロック１１７１とを固定する方法としては、例えば以下に示す方法が挙げられる。図１３は、本発明の第４の実施形態によるスペーサの固定方法の一例を説明する図である。まず、平面台２００１の上にブロック１１７１を置き、スペーサ１１７０の端部がブロック１１７１の溝部（不図示）に嵌合するようにスペーサ１１７０を設置する。そして、スペーサ１１７０の端部に、矢印aで示すように平面台２００１のブロック設置面と垂直な向きの荷重をかけ、スペーサ１１７０を平面台２００１に押し付ける。これにより、第１の軸１１８１と第２の軸１１８２とが平行になる。この状態を保ちながら、ブロック１１７１とスペーサ１１７０とを適当な接着剤で固定する。上記のような荷重をかける最も簡単な方法は、スペーサ１１７０の上に重りを載せることである。

このようにスペーサ 1170 とブロック 1171 とを固定することにより、表示パネルの組み立て時に、スペーサ 1170 とブロック 1171 との固定部に発生する応力を最小限に抑え、結果的に、スペーサ 1170 の破壊を防止することができる。

一方、図14に示すように、第1の軸1181と第2の軸1182とが実質的



形成した例を示したが、高抵抗膜 1 2 2 2 あるいは高抵抗膜 1 2 2 2 及び低抵抗膜 1 2 2 5 の双方を分割形成してもよい。

ここで、複數に分割された低抵抗膜 1 2 2 5 の許容できる間隔を  $w$ 、低抵抗膜（スペーサに設けられる電極） 1 2 2 5 の高さを  $h$ 、スペーサ 1 2 2 0 に最も近接する電子放出素子とスペーサ 1 2 2 0 との距離を  $d$  とする。 $d$  が  $h$  よりも大きい場合は、 $w$  は、 $(d \times (d/h))$  の約 5 倍以下であることが好ましい。一方、 $h$  が  $d$  と同じまたは  $d$  よりも大きい場合は、 $w$  は  $d$  の 5 倍以下であることが好ましい。何れの場合も、より好ましくは約 2 倍以下である。この条件を満たせば、電子放出素子からの放出電子の軌道の歪みは無視できる程度となる。

次に、図 1 6A、図 1 6B を参照して、スペーサ 1 2 2 0 の上下端部に低抵抗膜 1 2 2 5 を形成する方法について説明する。

（工程 1）まず、図 1 6A に示すように、スペーサ 1 2 2 0 をなす基板を嵌合できる開口 2 1 0 1 a を有する第 1 のメタルマスク 2 1 0 1 を用意する。次いで、この第 1 のメタルマスク 2 1 0 1 の開口 2 1 0 1 a にスペーサ 1 2 2 0 を嵌合させ、平面台 2 1 0 3 上に設置する。第 1 のメタルマスク 2 1 0 1 とスペーサ 1 2 2 0 とはほぼ同じ厚みを有する。

（工程 2）次いで、図 1 6B に示すように、形成すべき低抵抗膜 1 2 2 5（図 1 5 参照）の輪郭に対応した開口 2 1 0 2 a を有する第 2 のメタルマスク 2 1 0 2 を、スペーサ 1 2 2 0 を嵌合した第 1 のメタルマスク 2 1 0 1 上に重ね合わせて設置する。このとき、第 1 のメタルマスク 2 1 0 1 と第 2 のメタルマスク 2 1 0 2 とは、互いに所望の精度で位置合わせされる。

第 1 のメタルマスク 2 1 0 1 と第 2 のメタルマスク 2 1 0 2 との固定は、例えば、両メタルマスク 2 1 0 1、2 1 0 2 を磁性材料で構成するとともに、平面台 2 1 0 3 を永久磁性材料で構成することで実現できる。

（工程 3）最後に、上記の位置合わせを行った状態で、平面台 2 1 0 3 をスパッタリング装置のチャンバ内に設置し、チャンバを真空排気した後、スパッタリングにより低抵抗膜 1 2 2 0 を成膜する。

以上の工程をスペーサ 1 2 2 0 の表裏に対して行うことで、図 1 5 に示したような低抵抗膜 1 2 2 0 を有するスペーサ 1 2 2 0 が得られる。

(第7の実施形態)

図17は、本発明の第6の実施形態のスペーサの縦断面図である。

本実施形態では、絶縁性基体1321の上下端部に低抵抗膜1325を成膜し、さらに、低抵抗膜1325を形成した絶縁性基体1321の全体を高抵抗膜1322で被覆することで、スペーサ1320が構成されている。低抵抗膜1325と高抵抗膜1322とは同一元素を含んでいるが、所望のシート抵抗値を得るために異なる組成を有する。例えば、低抵抗膜1325をCr膜で構成した場合、高抵抗膜1322はCr-A1膜で構成される。このように、低抵抗膜1325と高抵抗膜1322とが同一元素を含んでいることにより、低抵抗膜1325と高抵抗膜1322との境界部における連続性が良好に保たれ、両者の間での良好な電氣的導通を確保することができる。

また、低抵抗膜1325と高抵抗膜1322とが同一元素を含む構成とすることにより、低抵抗膜1325及び高抵抗膜1322を気相成膜法で成膜する場合、同じ成膜装置を用いて連続的に成膜することができる。

以下に、低抵抗膜1325と高抵抗膜1322とを気相成膜法で成膜する場合の手順の一例を、図18のフローチャートを参照しつつ説明する。

まず、成膜装置のチャンバー内に絶縁性基体1321をセットしたら、低抵抗膜形成用のマスクをセットする(ステップ101)。次いで、チャンバー内を真空排気し(ステップ102)、Crをスパッタする(ステップ103)。これにより絶縁性基体1321にCrからなる低抵抗膜1325が成膜される。低抵抗膜1325が成膜されたら、低抵抗膜形成用のマスクを次の成膜工程の邪魔にならない位置に退避させ(ステップ104)、その後、Cr-A1をスパッタする(ステップ105)。これにより、低抵抗膜1325が成膜された絶縁性基体1321の全面に、Cr-A1からなる高抵抗膜1322が成膜される。高抵抗膜1322が成膜されたら、チャンバーを大気開放し(ステップ106)、低抵抗膜1325及び高抵抗膜1322が成膜されたスペーサ1320をチャンバーから取り出す。

以上のようにして低抵抗膜1325及び高抵抗膜1322を成膜することで、同一の成膜装置を用い、チャンバーの真空雰囲気破ることなく低抵抗膜132

5及び高抵抗膜1322を連続して形成することができる。これにより、スペーサ1320の作製のスループットを大幅に向上させることができるとともに、低抵抗膜1325と高抵抗膜1322との間に不要な酸化膜などが生じるのを防止することができる。これによっても、低抵抗膜1325と高抵抗膜1322との間の良好な電氣的導通を確保することができる。

なお、図17に示した例では低抵抗膜1325を覆って高抵抗膜1322を形成した例を示したが、第1の実施形態と同様に、絶縁性基体に高抵抗膜を成膜した後、低抵抗膜を成膜する場合にも本実施形態は適用可能である。

#### (他の実施形態)

以上、本発明の要部の実施形態について説明を行なったが、以下に、本発明の各実施形態に適用可能なその他の実施形態及び各実施形態の他の変形例についての説明を行なう。なお、以下の説明で特に断りのない限りは、上述の各実施形態において適用可能である。

#### (表示パネルの構成と製造法)

ここでは、本発明を適用した画像表示装置の表示パネルの構成と製造法について具体的な例を示して図1等を参照して説明する。

第1の実施形態でも説明したように、外囲器は、リアプレート1015、側壁1016及びフェースプレート1017により形成されている。この気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるために封着する必要がある。この封着は、例えばフリットガラスを接合部に塗布し、大気中或は窒素雰囲気中で、摂氏400～500度で10分以上焼成することにより達成することができる。また、気密容器の内部は $1.3 \times 10^{-3}$  [Pa] ( $10^{-6}$  [Torr]) 程度の真空に保持されるので、大気圧による変形や不意の衝撃などによる気密容器の破損を防止する目的で、耐大気圧構造体としてスペーサ1020が設けられている。

本発明に用いられる電子源基板は複数の冷陰極素子を基板上に配列することにより形成される。冷陰極素子の配列の方式には、冷陰極素子を並列に配置し、個々の素子の両端を配線で接続するはしご型配置（以下、はしご型配置電子源基板と称する）や、冷陰極素子の一对の素子電極のそれぞれX方向配線、Y方向配線を



接続した単純マトリクス配置（以下、マトリクス型配置電子源基板と称する）が挙げられる。なお、はしご型配置電子源基板を有する画像形成装置には、電子放出素子からの電子の飛翔を制御する電極である制御電極（グリッド電極）を必要とする。

ここでは、マトリクス型配線を例に挙げて説明する。

リアプレート１０１５の上面には、電子源基板である基板１０１１が固定されている。この基板１０１１上には冷陰極素子１０１２が $N \times M$ 個マトリクス状に形成されている。ここで、これら $N$ 、 $M$ は２以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。例えば、高品位テレビジョンの表示を目的とした表示装置においては、 $N=3000$ 、 $M=1000$ 以上の数を設定することが望ましい。これら $N \times M$ 個の冷陰極素子１０１２は、 $M$ 本の行方向配線１０１３と $N$ 本の列方向配線１０１４により単純マトリクス配線されている。ここでは、これら基板１０１１及び基板１０１１上に形成された冷陰極素子１０１２、各配線１０１３、１０１４によって構成される部分をマルチ電子ビーム源と呼ぶ。

本発明に用いるマルチ電子ビーム源は、冷陰極素子１０１２の材料や形状、あるいは製法に制限はない。従って、例えば表面伝導型放出素子や $FE$ 型、あるいは $MIM$ 型などの冷陰極素子を用いることができる。

以下に、冷陰極素子１０１２として表面伝導型放出素子（後述）を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

図１９に示すのは、図１の表示パネルに用いたマルチ電子ビーム源の平面図である。基板１０１１上には、冷陰極素子１０１２として、後述する図２４Ａ及び図２４Ｂで示すものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線１０１３と列方向配線１０１４により単純マトリクス状に配線されている。少なくとも行方向配線１０１３と列方向配線１０１４の交差する部分の配線間には絶縁層（不図示）が形成されており、これにより両配線間の絶縁が保たれている。

図１９の２０－２０線に沿った断面を図２０に示す。なお、このような構造のマルチ電子ビーム源は、予め基板１０１１上行方向配線１０１３、列方向配線１０１４、配線間絶縁層（不図示）、及び表面伝導型放出素子の素子電極１００



て作用させるためなどである。メタルバック 1019 は、蛍光膜 1018 をフェースプレート 1017 上に形成した後、蛍光膜表面を平滑化处理し、その上にアルミニウム (A1) を真空蒸着する方法により形成した。なお、蛍光膜 1018 に低電圧用の蛍光体材料を用いた場合には、メタルバック 1019 は用いない。

また、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板 1017 と蛍光膜 1018 との間に、例えば ITO を材料とする透明電極を設けてもよい。

また、行配線端子 Dx1~DxM 及び列配線端子 Dy1~DyN 及び高圧端子 Hv は、この表示パネルと前述の各回路等とを電氣的に接続するために設けた気密構造の電気接続用端子である。そして、これら行配線端子 Dx1~DxM はマルチ電子ビーム源の行方向配線 1013 と、列配線端子 Dy1~DyN はマルチ電子ビーム源の列方向配線 1014 と、また高圧端子 Hv はフェースプレート 1017 のメタルバック 1019 と電氣的に接続している。

また、この気密容器内部を真空中に排気するには、この気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を  $1.3 \times 10^{-4}$  [Pa] ( $10^{-7}$  [Torr]) 程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前或は封止後に気密容器内の所定の位置にゲッター膜 (不図示) を形成する。このゲッター膜とは、例えば Ba を主成分とするゲッター材料をヒータもしくは高周波加熱により加熱し蒸着して形成した膜であり、このゲッター膜の吸着作用により気密容器内は  $1.3 \times 10^{-2} \sim 1.3 \times 10^{-4}$  [Pa] ( $1 \times 10^{-5} \sim 1 \times 10^{-7}$  [Torr]) の真空度に維持される。

次に、図 2 を参照しつつスペーサ 1020 について説明する。

スペーサ 1020 は絶縁性基体 21 の表面に帯電防止を目的とした高抵抗膜 1022 を成膜し、かつフェースプレート 1017 の内側 (メタルバック 1019 等) 及び基板 1011 の表面 (行方向配線 1013 または列方向配線 1014) に面した当接面 23 及び当接面 23 に隣接する側面部 24 に低抵抗膜 25 を成膜したもので、上記目的を達成するのに必要な数だけ、かつ必要な間隔をおいて配置され、フェースプレート 1017 の内側及び基板 1011 の表面に当接される。

高抵抗膜 22 は、絶縁性基体 21 の表面のうち、少なくとも気密容器内の真空中に露出している面に成膜されており、スペーサ 1020 上の低抵抗膜 25 を介して、フェースプレート 1017 の内側（メタルバック 1019 等）及び基板 1011 の表面（行方向配線 1013 または列方向配線 1014）に電氣的に接続される。

スペーサ 1020 としては、基板 1011 上の行方向配線 1013 および列方向配線 1014 とフェースプレート 1017 内面のメタルバック 1019 との間に印加される高電圧に耐えるだけの絶縁性を有し、かつスペーサ 1020 の表面への帯電を防止する程度の導電性を有する必要がある。

スペーサ 1020 の絶縁性基体 21 としては、例えば石英ガラス、Na 等の不純物含有量を減少したガラス、ソーダライムガラス、アルミナ等のセラミックス部材等が挙げられる。なお、絶縁性基体 21 はその熱膨張率が気密容器および基板 1011 を成す部材と近いものが好ましい。

スペーサ 1020 の高抵抗膜 22 には、高電位側のフェースプレート 1017（メタルバック 1019 等）に印加される加速電圧  $V_a$  を帯電防止膜である高抵抗膜 22 の抵抗値  $R_s$  で除した電流が流される。そこで、スペーサ 1020 の抵抗値  $R_s$  は帯電防止及び消費電力から、その望ましい範囲に設定される。帯電防止の観点から表面のシート抵抗値は  $10^{14} [\Omega/\square]$  以下であることが好ましい。更には、十分な帯電防止効果を得るためには  $10^{13} [\Omega/\square]$  以下が好ましい。尚、この表面抵抗の下限はスペーサ 1020 の形状とスペーサ 1020 間に印加される電圧により左右されるが、 $10^7 [\Omega/\square]$  以上であることが好ましい。

絶縁性基体 21 上に形成された帯電防止膜の膜厚  $t$  は、 $10 \text{ nm} \sim 1 \mu\text{m}$  の範囲が望ましい。この絶縁性基体 21 の材料の表面エネルギーおよび基板 1011 との密着性や基板 1011 の温度によっても異なるが、一般的に  $10 \text{ nm}$  未満の薄膜は島状に形成され、抵抗が不安定で再現性に乏しい。一方、膜厚  $t$  が  $1 \mu\text{m}$  を超えると膜応力が大きくなって膜はがれが生じるおそれが高くなり、かつ成膜時間が長くなるため生産性が悪い。

従って、帯電防止膜の膜厚は  $50 \sim 500 \text{ nm}$  であることが望ましい。表面抵抗は、 $\rho/t$  であり、以上に述べた表面抵抗と膜厚  $t$  との好ましい範囲から、帯

電防止膜の比抵抗  $\rho$  は  $10 [\Omega \cdot \text{cm}] \sim 10^{10} [\Omega \cdot \text{cm}]$  が好ましい。更に表面抵抗と膜厚  $t$  のより好ましい範囲を実現するためには、 $\rho$  は  $10^4 \sim 10^8 [\Omega \cdot \text{cm}]$  とするのが良い。

スペーサ 1020 は上述したように、その上に形成した帯電防止膜を電流が流れることにより、あるいは表示パネル全体が動作中に発熱することにより、その温度が上昇する。この帯電防止膜の抵抗温度係数が大きな負の値であると温度が上昇した時に抵抗値が減少し、スペーサ 1020 に流れる電流が増加し、更に温度上昇をもたらす。そして電流は電源の限界を越えるまで増加し続ける。このような電流の暴走が発生する抵抗温度係数の値は経験的に負の値で絶対値が 1 % 以上である。即ち、帯電防止膜の抵抗温度係数は -1 % 未満であることが望ましい。

このような帯電防止特性を有する高抵抗膜 22 の材料としては、例えば金属酸化物を用いることができる。金属酸化物の中でも、クロム、ニッケル、銅の酸化物が好ましい材料である。その理由はこれらの酸化物は二次電子放出効率が比較的小さく、冷陰極素子 1012 (図 1 参照) から放出された電子がスペーサ 1020 に当たった場合においても帯電しにくいと考えられる。金属酸化物以外にも炭素は二次電子放出効率が小さく好ましい材料である。特に、非晶質カーボンは高抵抗であるため、スペーサ 1020 の抵抗を所望の値に制御しやすい。好ましい二次電子放出係数の範囲は 3.5 以下であり、より好ましくは 2 以下である。

帯電防止特性を有する高抵抗膜 22 の他の材料として、アルミニウムと遷移金属合金の窒化物は遷移金属の組成を調整することにより、良伝導体から絶縁体まで広い範囲に抵抗値を制御できるので好適な材料である。更には後述する表示装置の作製工程において抵抗値の変化が少なく安定な材料である。かつ、その抵抗温度係数が -1 % 未満であり、実用的に使いやすい材料である。遷移金属元素としては Ti, Cr, Ta 等があげられる。

合金窒化膜はスパッタ、窒素ガス雰囲気中での反応性スパッタ、電子ビーム蒸着、イオンプレーティング、イオンアシスト蒸着法等の薄膜形成手段により絶縁性基体上に形成される。金属酸化膜も同様の薄膜形成法で作製することができるが、この場合窒素ガスに代えて酸素ガスを使用する。その他、CVD 法、アルコ

キシド塗布法でも金属酸化膜を形成できる。カーボン膜は蒸着法、スパッタ法、CVD法、プラズマCVD法で作製され、特に非晶質カーボンを作製する場合には、成膜中の雰囲気中に水素が含まれるようにするか、成膜ガスに炭化水素ガスを使用する。

スペーサ1020を構成する低抵抗膜25は、高抵抗膜22を高電位側のフェースプレート1017（メタルバック1019等）及び低電位側の基板1011（行方向配線1013、列方向配線1014等）と電気的に接続するために設けられたものであり、低抵抗膜22は以下に列挙する複数の機能を有するものである。

①高抵抗膜22をフェースプレート1017及び基板1011と電気的に接続  
既に述べたように、高抵抗膜22はスペーサ1020表面での帯電を防止する目的で設けられたものであるが、高抵抗膜22をフェースプレート1017（メタルバック1019等）及び基板1011（行方向配線1013、列方向配線1014等）と接続した場合、接続部界面に大きな接触抵抗が発生し、スペーサ1020の表面に発生した電荷を速やかに除去できなくなる可能性がある。そこで、フェースプレート1017、基板1011と接触するスペーサ1020の当接面23或いは側面部24に低抵抗の中間層（低抵抗膜25）を設けることにより、スペーサ1020の表面に発生した電荷を速やかに除去することができるようになる。

#### ②高抵抗膜22の電位分布の均一化

冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーサ1020の近傍で電子軌道に乱れが生じないようにするためには、高抵抗膜22の電位分布を全域にわたって制御する必要がある。高抵抗膜22をフェースプレート1017（メタルバック1019等）及び基板1011（行方向配線1013、列方向配線1014等）と接続した場合、接続部界面の接触抵抗のために接続状態のむらが発生し、高抵抗膜22の電位分布が所望の値からずれてしまう可能性がある。そこで、スペーサ1020がフェースプレート1017及び基板1011と当接するスペーサ端部（当接面23或いは側面部24）の全長域に低抵抗の中間

層を設け、この中間層部に所望の電位を印加することによって、高抵抗膜 22 全体の電位を制御可能となる。

### ③放出電子の軌道の制御

冷陰極素子 1012 より放出された電子は、フェースプレート 1017 と基板 1011 の間に形成された電位分布に従って電子軌道を成す。スペーサ 1020 近傍の冷陰極素子 1012 から放出された電子に関しては、スペーサ 1020 を設置することに伴う制約（配線、素子位置の変更等）が生じる場合がある。このような場合、歪みやむらの無い画像を形成するためには、放出された電子の軌道を制御してフェースプレート 1017 上の所望の位置に電子を照射する必要がある。フェースプレート 1017 及び基板 1011 と当接する面の側面部 24 に低抵抗の中間層を設けることにより、スペーサ 1020 近傍の電位分布に所望の特性を持たせ、放出された電子の軌道を制御することが出来る。

低抵抗膜 25 は、高抵抗膜 22 に比べ十分に低い抵抗値を有する材料を選択すればよく、Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd 等の金属、あるいは合金、及び Pd, Ag, Au, RuO<sub>2</sub>, Ag-PbO 等の金属や金属酸化物とガラス等から構成される印刷導体、あるいは、SnO<sub>2</sub> 微粒子を Sb 等でドーピングした導電性微粒子をシリカまたは酸化珪素の末端をアルキル、アルコキシ、フッ素等で置換したバインダーに分散させた導電性微粒子分散膜、あるいは In<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub> 等の透明導体及びポリシリコン等の半導体材料等より適宜選択される。

以上説明した表示パネルを用いた画像表示装置は、行配線端子 Dx1~DxM、列配線端子 Dy1~DyN を通じて各冷陰極素子 1012 に電圧を印加すると、冷陰極素子 1012 から電子が放出される。それと同時にメタルバック 1019 に高圧端子 Hv を通じて数百 [V] ないし数 [kV] の高圧を印加して、それら放出された電子をフェースプレート 1017 方向に加速し、フェースプレート 1017 の内面に衝突させる。これにより蛍光膜 1018 の各色の蛍光体が励起されて発光し、画像が表示される。

通常、冷陰極素子 1012 として表面伝導型放出素子を用いた場合、冷陰極素子 1012 への印加電圧は 12~16 [V] 程度、メタルバック 1019 と冷陰

極素子1012との距離dは0.1 [mm] から8 [mm] 程度、メタルバック1019と冷陰極素子1012間の電圧は0.1 [kV] から10 [kV] 程度である。

また、低抵抗膜 25 を設けたスペーサ 1020 が高抵抗膜 22 を有することにより、スペーサ表面の帯電を抑え、結果として、発光点のずれの無い良好な画像が得られる。より好ましくは、前述したように、高抵抗膜が  $10^7 [\Omega/\square] \sim 10^{14} [\Omega/\square]$  のシート抵抗値を有することで、帯電と上下基板間の電流消費および発熱を抑えることが可能となる。また、低抵抗膜 25 の抵抗値は、上下基板との電氣的接合を良好にする目的から、そのシート抵抗値として前記高抵抗膜 22 のシート抵抗値の  $1/10$  以下であり、かつ  $10^7 [\Omega/\square]$  以下である事が望ましい。さらには、電子放出素子は、冷陰極素子であり、さらには、電極間に電子放出部を含む導電性膜を有する電子放出素子であり、さらに、表面伝導型電子放出素子であることを特徴とすることが素子の構造が簡単でかつ高輝度がえられることからより好ましい。

(マルチ電子ビーム源の製造方法)

次に、マルチ電子ビーム源の製造方法について説明する。本発明の電子線装置に用いるマルチ電子ビーム源は、冷陰極素子の材料や形状あるいは製法に制限はない。従って、例えば表面伝導型放出素子やF E型、あるいはM I M型などの冷陰極素子を用いることができる。

但し、表面伝導型放出素子は比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また本願発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見い出している。従って、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには最も好適であると言える。そこで、上述した実施形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。



### 「表面伝導型放出素子の好適な素子構成と製法」

電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられるが、以下では平面型の表面伝導型放出素子について説明する。

図24A及び図24Bに示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図及び断面図である。図中、1101は基板、1102, 1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

基板1101としては、例えば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、或は上述の各種基板上に例えば $\text{SiO}_2$ を材料とする絶縁層を積層した基板、などを用いることができる。

また、基板1101上に基板面と平行に対向して設けられた素子電極1102, 1103は、導電性を有する材料によって形成されている。例えば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、或はこれらの金属の合金、或は $\text{In}_2\text{O}_3$ - $\text{SnO}_2$ をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。素子電極1102, 1103を形成するには、例えば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのパターニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法（例えば印刷技術）を用いて形成してもさしつかえない。

素子電極1102, 1103の形状は、この電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔Lは通常は数百Åから数百 $\mu\text{m}$ の範囲から適当な数値を選んで設計されるが、中でも表示装置に応用するために好ましいのは数 $\mu\text{m}$ より数十 $\mu\text{m}$ の範囲である。また、素子電極1102, 1103の厚さdについては、通常は数百Åから数 $\mu\text{m}$ の範囲から適当な数値が選ばれる。

また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置

された構造か、或は微粒子が互いに隣接した構造か、或は微粒子が互いに重なり合った構造が観測される。

以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、 $10^3 \sim 10^7$  [ $\Omega/\square$ ] の範囲に含まれるよう設定した。

また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜1104よりも高抵抗な性質を有している。この亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成される。亀裂内には、数Åから数百Åの粒径の微粒子を配置する場合がある。なお、実際の電子放出部1105の位置や形状を精密かつ正確に図示するのは困難なため、図24A及び図24Bにおいては模式的に示した。

また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105及びその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

以上、好ましい冷陰極素子の基本構成を述べたが、本実施形態においては以下のような素子を用いた。

即ち、基板1101には青板ガラスを用い、素子電極1102、1103にはNi薄膜を用いた。素子電極1102、1103の厚さdは1000Å、電極間隔Lは2μmとした。

微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100Å、幅Wは100μmとした。

次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。

図25Aから図25Eは、表面伝導型放出素子の製造工程を説明するための断面図で、各部分の表記は図24A及び図24Bと同一である。

(1) まず、図25Aに示すように、基板1101上に素子電極1102、1103を形成する。これらを形成するにあたっては、予め基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極1102、1103の材料を堆積させる。(堆積する方法としては、例えば、蒸着法やスパッタ法などの真空成膜技術を用いればよい)。その後、堆積した電極材料を、フォトリソグラフィ・

エッチング技術を用いてパターンニングし、一対の素子電極1102, 1103を形成する。

(2) 次に、図25Bに示すように、導電性薄膜1104を形成する。この導電性薄膜1104を形成するにあたっては、まず、素子電極1102, 1103を形成した基板1101に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィ・エッチングにより所定の形状にパターンニングする。ここで、有機金属溶液とは、導電性薄膜1104に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。(具体的には、本実施形態では主要元素としてPdを用いた。また、塗布方法として、本実施形態ではディッピング法を用いたが、それ以外の例えばスピナー法やスプレー法を用いてもよい)。

また、微粒子膜で作られる導電性薄膜1104の成膜方法としては、本実施形態で用いた有機金属溶液の塗布による方法以外の、例えば真空蒸着法やスパッタ法、或は化学的気相堆積法などを用いる場合もある。

(3) 次に、図25Cに示すように、フォーミング用電源1110から素子電極1102, 1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、導電性薄膜1104に電子放出部1105を形成する。

通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜1104のうち電子放出を行うのに好適な構造に変化した部分(即ち電子放出部1105)においては、薄膜に適当な亀裂が形成されている。なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102, 1103の間で計測される電気抵抗は大幅に増加する。

(4) 次に、図25Dに示すように、活性化用電源1112から素子電極1102, 1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。この通電活性化処理とは、通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは



度が速いため、電圧  $V_f$  を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

以上のような特性を有するため、この実施形態の表面伝導型放出素子を表示装置に好適に用いることができた。例えば多数の素子を表示画面の画素に対応して設けた表示装置において、上述の第1の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。即ち、駆動中の素子には所望の発光輝度に応じて閾値電圧  $V_{th}$  以上の電圧を適宜印加し、非選択状態の素子には閾値電圧  $V_{th}$  未満の電圧を印加する。こうして駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

また、第2の特性かまたは第3の特性を利用することにより、発光輝度を制御することができるため、諧調表示を行うことが可能である。

これら表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子源の構造は、前述の図19及び図20に示す通りである。

次に図27を参照して、表面伝導型放出素子を配列した表示パネルを含む画像表示装置の構成について説明する。

図27において、表示パネル201は、表示パネル201内の行配線と接続された行配線端子  $Dx1 \sim DxM$ 、同じく表示パネル201の列配線と接続された列配線端子  $Dy1 \sim DyN$  を介して外部の駆動回路に接続されている。このうち行配線端子  $Dx1 \sim DxM$  には、この表示パネル201に設けられているマルチ電子源、即ちM行N列のマトリクス状に配線された表面伝導型放出素子を、1行ずつ順次選択して駆動するための走査信号が、走査回路202から入力される。一方、列配線端子  $Dy1 \sim DyN$  には、走査回路202から行配線に印加された走査信号により選択された一行の表面伝導型放出素子の各素子から放出される電子を、入力された映像信号信号に応じて制御するための変調信号が印加される。

制御回路203は、外部より入力される映像信号に基づいて適切な表示が行われるように各部の動作タイミングを整合させる働きを持つものである。ここで外部より入力される映像信号220には、例えばNTSC信号のように画像データと同期信号が複合されている場合と、予め両者が分離されている場合とがあるが、ここでは後者の場合で説明する。尚、前者の映像信号に対しては、良く知られる

同期分離回路を設けて画像データと同期信号  $T_{sync}$  とを分離し、画像データをシフトレジスタ 204 に、同期信号を制御回路 203 に入力すれば本実施形態と同様に扱うことが可能である。

ここで制御回路 203 は、外部より入力される同期信号  $T_{sync}$  に基づいて各部に対して水平同期信号  $T_{scan}$ 、及びラッチ信号  $T_{mry}$ 、シフト信号  $T_{sft}$  等の各制御信号を発生する。

外部より入力される映像信号に含まれる画像データ（輝度データ）はシフトレジスタ 204 に入力される。このシフトレジスタ 204 は、時系列的にシリアルに入力される画像データを画像の 1 ラインを単位としてシリアル／パラレル変換するためのもので、制御回路 203 より入力される制御信号（シフト信号）  $T_{sft}$  に同期して画像データをシリアルに入力して保持する。こうしてシフトレジスタ 204 でパラレル信号に変換された 1 ライン分の画像データ（電子放出素子 N 素子分の駆動データに相当）は、並列信号  $I_{d1} \sim I_{dN}$  としてラッチ回路 205 に出力される。

ラッチ回路 205 は、1 ライン分の画像データを必要時間の間だけ記憶して保持するための記憶回路であり、制御回路 203 より送られる制御信号  $T_{mry}$  に従って並列信号  $I_{d1} \sim I_{dN}$  を記憶する。こうしてラッチ回路 205 に記憶された画像データは、並列信号  $I'_{d1} \sim I'_{dN}$  としてパルス幅変調回路 206 に出力される。パルス幅変調回路 206 は、これら並列信号  $I'_{d1} \sim I'_{dN}$  に応じて一定の振幅（電圧値）で、画像データ（ $I'_{d1} \sim I'_{dN}$ ）に応じてパルス幅を変調した電圧信号を  $I''_{d1} \sim I''_{dN}$  として出力する。

より具体的には、このパルス幅変調回路 206 は、画像データの輝度レベルが大きい程、パルス幅の広い電圧パルスを出力するもので、例えば最大輝度に対して  $30 \mu$  秒、最低輝度に対して  $0.12 \mu$  秒となり、かつその振幅が  $7.5 [V]$  の電圧パルスを出力する。この出力信号  $I''_{d1} \sim I''_{dN}$  は表示パネル 201 の列配線端子  $Dy1 \sim DyN$  に印加される。

また表示パネル 201 の高圧端子  $H_v$  には、加速電圧源 209 から、例えば  $5 K V$  の直流電圧  $V_a$  が供給される。

次に、走査回路 202 について説明する。この回路 202 は、内部に  $M$  個のス

イッチング素子を備えるもので、各スイッチング素子は、直流電圧源 $V_x$ の出力電圧もしくは0[V]（グラウンドレベル）のいずれか一方を選択し、表示パネル201の端子 $D_{x1} \sim D_{xM}$ と電氣的に接続するものである。これらスイッチング素子の切り換えは、制御回路203が出力する制御信号 $T_{scan}$ に基づいて行われるが、実際には例えばFETのようなスイッチング素子を組合わせる事により容易に構成することが可能である。なお、直流電圧源 $V_x$ は、図26に例示した電子放出素子の特性に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧 $V_{th}$ 電圧以下となるよう、一定電圧を出力するよう設定されている。また、制御回路203は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる働きをもつものである。

尚、シフトレジスタ204やラインメモリ205は、デジタル信号式のものでもアナログ信号式のものでも採用できる。即ち、画像信号のシリアル／パラレル変換や記憶が所定の速度で行われればよいからである。

このような構成をとりうる本実施形態の画像表示装置においては、各電子放出素子に、容器外端子 $D_{x1} \sim D_{xM}$ 、 $D_{y1} \sim D_{yN}$ を介して電圧を印加することにより、電子放出が生じる。また高圧端子 $H_v$ を介してメタルバック1019（図1参照）あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜1018（図1参照）に衝突し、発光が生じて画像が形成される。

ここで述べた画像表示装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の思想に基づいて種々の変形が可能である。入力信号についてはNTSC方式を挙げたが、入力信号はこれに限るものではなく、PAL、SECAM方式などの他、これらより多数の走査線からなるTV信号（MUSE方式をはじめとする高品位TV）方式をも採用できる。

（はしご型電子源の場合）

次に、前述のはしご型配置電子源基板およびそれを用いた画像表示装置について図28および図29を用いて説明する。

図28において、2110は電子源基板、2111は電子放出素子、2112の $D_{x1} \sim D_{x10}$ は前記電子放出素子2112に接続する共通配線である。電子放

出素子 2 1 1 1 は、基板 2 1 1 0 上に、X 方向に並列に複数個配置される（これを素子行と呼ぶ）。この素子行を複数個基板 2 1 1 0 上に配置し、はしご型電子源基板となる。各素子行の共通配線間に適宜駆動電圧を印加することで、各素子行を独立に駆動することが可能になる。すなわち、電子ビームを放出させる素子行には、電子放出閾値以上の電圧の電子ビームを、放出させない素子行には電子放出閾値以下の電圧を印加すればよい。また、各素子行間の共通配線 Dx2～Dx9 を、例えば Dx2、Dx3 を同一配線とするようにしてもよい。

図 2 9 は、はしご型配置の電子源を備えた画像形成装置の表示パネルの構造を示す図である。同図において、2 1 2 0 はグリッド電極、2 1 2 1 は電子が通過するための空孔、2 1 2 2 は Dox1、Dox2、・・・、DoxM よりなる容器外端子、2 1 2 3 はグリッド電極 2 1 2 0 と接続された G1、G2、・・・、GN からなる容器外端子、2 1 1 0 は前述のように各素子行間の共通配線を同一配線として電子放出素子 2 1 1 1 が配列された電子源基板である。

電子源基板 2 1 1 0 には、グリッド電極 2 1 2 0 を間においてフェースプレート 2 0 8 6 が対向配置されている。電子源基板 2 1 2 4 とフェースプレート 2 0 8 6 との間の空間は側壁で取り囲まれ、真空雰囲気が保たれている。フェースプレート 2 0 8 6 の電子源基板 2 1 1 0 側の面には、蛍光膜 2 0 8 4 が設けられている。また、図示していないが、電子源基板 2 1 1 0 とフェースプレート 2 0 8 6 との間には、耐大気圧構造体としてスペーサが設置されている。このはしご型配置と前述の単純マトリクス配置の画像形成装置との違いは、電子源基板 2 1 1 0 とフェースプレート 2 0 8 6 の間にグリッド電極 2 1 2 0 を備えていることである。

上述のように、グリッド電極 2 1 2 0 は、基板 2 1 1 0 とフェースプレート 2 0 8 6 の中間に位置する。グリッド電極 2 1 2 0 は、電子放出素子 2 1 1 1 から放出された電子ビームを変調することができるもので、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して 1 個ずつ円形の空孔 2 1 2 1 が設けられている。グリッドの形状や設置位置は必ずしも図 2 9 のようなものでなくともよく、空孔としてメッシュ状に多数の通過口を設けることもあり、また例えば電子放出素子 2 1 1 1 の周囲や近



傍に設けてもよい。

容器外端子 2 1 2 2 およびグリッド容器外端子 2 1 2 3 は、不図示の制御回路と電氣的に接続されている。

本画像形成装置では、素子行を１列ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像１ライン分の変調信号を同時に印加することにより、各電子ビームの蛍光体への照射を制御し、画像を１ラインずつ表示することができる。

また、本発明によればテレビジョン放送の表示装置のみならずテレビ会議システム、コンピュータ等の表示装置に適した画像形成装置を提供することができる。

また、本発明の思想によれば、表示用として好適な画像形成装置に限るものでなく、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として、上述の画像形成装置を用いることもできる。またこの際、上述のm本の行方向配線とn本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。この場合、画像形成部材としては、以下の実施例で用いる蛍光体のような直接発光する物質に限るものではなく、電子の帯電による潜像画像が形成されるような部材を用いることもできる。また、本発明の思想によれば、例えば電子顕微鏡のように、電子源からの放出電子の被照射部材が、蛍光体等の画像形成部材以外のものである場合についても、本発明は適用できる。従って、本発明は被照射部材を特定しない一般的電子線装置としての形態もとりうる。

### 【实施例】

以下に、実施例を挙げて本発明をさらに詳述する。

以下に述べる各実施例においては、マルチ電子ビーム源として、前述した、電極間の導電性微粒子膜に電子放出部を有するタイプの  $N \times M$  個 ( $N = 3072$ 、 $M = 1024$ ) の表面伝導型放出素子を、図 1 及び図 19 に示すように  $M$  本の行方向配線と  $N$  本の列方向配線とによりマトリクス配線したマルチ電子ビーム源を用いた。

(实施例 1)

本実施例では、前述した図1及び図2に示した表示パネルを以下の手順で作製

した。

(1) 基板1011をリアプレート1015に固定する。

まず、予め行方向配線電極1013、列方向配線電極1014、電極間絶縁層(不図示)、および表面伝導型電子放出素子である冷陰極素子1012の素子電極と導電性薄膜を形成した基板1011を、リアプレート1015に固定した。

(2) スペーサ1020とブロック1021とを接着固定する。

スペーサ1020としては、ソーダライムガラスからなる、加熱延伸成形し切断した絶縁性基体21(高さ:2mm、板厚:200 $\mu$ m、長さ:550mm)の表面のうち、外囲器内に露出する主となる2面に高抵抗膜22成膜し、当接面23に低抵抗膜25を成膜したものをを用いた。高抵抗膜22は、Cr及びAlのターゲットを高周波電源でスパッタすることにより形成した、厚さが200nm、シート抵抗値が約10<sup>10</sup> [ $\Omega/\square$ ]のCr-Al合金窒化膜とした。低抵抗膜25は、Ti(下引き層200Å)、Pt(800Å)からなるもので、高さが50 $\mu$ m、幅が200 $\mu$ mとし、両端に未成膜領域をそれぞれ25nm設けた。また、スペーサ1020の形状は、図3に示すように両端部に非接触部1023を有するものとした。ブロック1021としては、アルミナからなるものをを用いた。

スペーサ1020及びブロック1021は、後工程で表示パネル内にスペーサ1020を設置し、外囲器形成あるいは真空排気する際に、スペーサ1020の端部がフェースプレート1017及びリアプレート1015に対して斜めに接地しないように、十分な位置及び角度合わせを行い、セラミック系の接着剤により互いに固定した。

(3) スペーサ1020をリアプレート1015上にて位置決めする。

電子線放出領域内あるいはその領域外で位置決め治具を用いてスペーサ1020を所定の位置に位置決めした。基板1011の行方向配線1013(線幅:300 $\mu$ m)上に等間隔で行方向配線1013と平行に配置し、電氣的な接続も行った。このとき、ブロック1021は、リアプレート1015に対してセラミック系の接着剤により接着した。

(4) 外囲器を形成する。

基板1011の2mm上方に、列方向(Y方向)に延びるストライプ状の各色

蛍光体からなる蛍光膜 1018 及びメタルバック 1019 が内面に付設されたフェースプレート 1017 を側壁 1016 を介して配置し、リアプレート 1015 と側壁 1016 との接合部、及びフェースプレート 1017 と側壁 1016 との接合部にフリットガラス（不図示）を塗布し、大気中で 400～500℃で 10 分以上焼成することで、リアプレート 1015、側壁 1016 及びフェースプレート 1017 を封着した。フェースプレート 1017 及びリアプレート 1015 は互いに十分位置合わせを行った。

このとき、工程（2）で行った調整によっても残った位置ずれや角度ずれによるスペーサ端部での応力発生及びそれに伴うスペーサ 1020 の破壊を、スペーサ 1020 の両端部の非接触領域 1023 の存在によって防止することができた。このことにより、外囲器形成工程におけるスペーサ 1020 及びパネルの歩留まりを向上させることができた。

（5）外囲器内の真空排気及び封止を行う。

以上のようにして形成された外囲器内を排気管（不図示）を通じ真空ポンプにて排気し、十分な真空度に達した後、容器外端子  $Dx1 \sim DxM$  と  $Dy1 \sim DyNn$  を通じ、行方向配線電極 1013 および列方向配線電極 1014 を介して各素子に給電して前述の通電フォーミング処理と通電活性化処理を行うことによりマルチ電子ビーム源を製造した。

次に、 $1.3 \times 10^{-3}$  [Pa] ( $10^{-6}$  [Torr]) 程度の真空度で、不図示の排気管をガスバーナーで熱することで溶着し外囲器の封止を行った。最後に、封止後の真空度を維持するために、ゲッター処理を行った。

すなわち、外囲器内の真空排気の後、スペーサ 1020 は外囲器に外側から加わる大気圧により外囲器内の所定の位置に固定される。このときも、工程（2）で行った調整によっても残った位置ずれや角度ずれによるスペーサ端部での応力発生及びそれに伴うスペーサ破壊を、スペーサ 1020 の両端部の非接触領域 1023 の存在によって防止し、真空排気工程におけるスペーサ 1020 及びパネルの歩留まりを向上させることができた。

以上のように完成した、図 1 に示されるような表示パネルを用いた画像表示装置において、各冷陰極素子（表面伝導型放出素子）1012 には、容器外端子



本実施例では、図10に示すスペーサ1120を用い、第2の実施形態に基づいて表示パネルを作製した。つまり、ブロック1121を基板1111に固定した後、スペーサ1120をブロック1121の溝部1122に挿入して基板1111上に設置した点が実施例1と異なり、その他は実施例1と同様である。

こうして表示パネルを作製したところ、スペーサ1120は、外囲器形成時にフェースプレートと当接されるとき、あるいは外囲器内の真空排気時に、その弾性変形の範囲内で破壊することなく変形することが可能であった。すなわち、スペーサ1120が基板1111及びフェースプレートに対して相対的に有している反りが矯正されるときに発生する応力を、スペーサ1120全体に分散させることができ、スペーサ1120の破壊を防止することができた。また、作製した表示パネルを用いて実施例1と同様に画像表示を行ったところ、実施例1と同様、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。

#### (実施例5)

本実施例では、第3の実施形態に基づいて表示パネルを作製した。すなわち、図10に示す形状のスペーサ1120をアクリル樹脂からなるブロック1121にエポキシ系の接着剤で固定し、これを基板1111上に設置して、実施例1と同様にして外囲器の形成、マルチ電子ビーム源の作製及び外囲器内の真空排気を行った。

その結果、表示パネルの組み立て時に生じる、ブロック1121とスペーサ1120との相対位置あるいは相対角度の変化による応力がブロック1121で分散され、スペーサ1120の破壊は発生しなかった。また、作製した表示パネルを用いて実施例1と同様に画像表示を行ったところ、実施例1と同様、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。

#### (実施例6)

本実施例は、第4の実施形態に対応する実施例である。すなわち、スペーサをなす絶縁性基体が、基板及びフェースプレートに比べて小さい熱膨張率のものを用いた。具体的には、スペーサをなす絶縁性基体として旭硝子社製PD200ガ

ラスを用い、外囲器をなす部材としてソーダライムガラスを用いた。PD200ガラスとソーダライムガラスの熱膨張率差は5%以内である。約200本のスペーサを対象に、約400℃の加熱を伴う表示パネル作製工程を試行したが、スペーサの割れやうねりは発生しなかった。また、作製した表示パネルを用いて実施例1と同様に画像表示を行ったところ、実施例1と同様、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。

#### (実施例7)

本実施例は、第5の実施形態に対応する実施例である。すなわち、図15に示すように、スペーサ1220の低抵抗膜1225をスペーサ1220の長手方向に対して分割形成した。低抵抗膜1225は、複数の成膜マスクを各分割部に当接させ、スパッタ法により成膜した。これにより、1個の成膜マスクを用いて長手方向に連続した膜を形成する場合と比べて、低抵抗膜1225の位置精度などを向上させることができた。また、低抵抗膜1225の形成法として、平面上に成膜材料を含んだ溶剤を展開し、その展開した溶剤上にスペーサ1220の端面を当接させることにより上記成膜材料を転写する、転写法を用いて、同様に低抵抗膜1225を分割形成したところ、長手方向に連続した膜を形成する場合と比べて位置精度向上効果を得た。

そして、得られたスペーサ1220を用いて表示パネルを作製し、実施例1と同様に画像表示を行ったところ、実施例1と同様、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。

#### (実施例8)

本実施例は、第6の実施形態に対応する実施例であり、図17に示すスペーサ1320の低抵抗膜1325及び高抵抗膜1322を図18に示す手順で成膜したものである。すなわち、絶縁性基体1321上に形成する同じ元素(Cr)を含む膜として、低抵抗膜1325(1000Å厚のCr膜)と高抵抗膜1322(2000Å厚のCr-Al合金の窒化膜)を、CrとAlのターゲットを有し同時にスパッタできる成膜装置を用いて作製した。このとき、低抵抗膜用の成膜マスクを絶縁性基体1321に当接した状態で低抵抗膜1325をまず成膜し、その後、成膜マスクを自動搬送により退避させて高抵抗膜1322を成膜した。

上記の各実施例においては、第1の基板と第2の基板とで直接挟まれるスペーサに対して本発明を適用した具体例を示したが、第1の基板と第2の基板との間にグリッド電極のような中間部材が存在する構成において、中間部材と第1の基板との間に挟まれるスペーサや、中間部材と第2の基板との間に挟まれるスペーサにも本発明は適用できる。

第1の基板と第2の基板との間でスペーサが挟まれるときに発生する応力を緩和する構造をスペーサ及び支持部材のいずれか一方に有する第1の発明によれば、電子線装置の組み立てに際し、支持部材によりスペーサを第1の基板または第2の基板上に自立させることができるので、スペーサの組付けを容易に行えるようになり、結果的に、組み立てコストを削減することができる。また、上記応力を緩和する機構により、支持部材でスペーサを支持することに伴いスペーサと支持部材との支持部に発生する応力が緩和され、スペーサの破損を防止することができる。さらに、支持部材を電子線放出領域外に設置することにより、支持部材が電子放出素子の配列に影響を与えることはなくなるので、電子放出素子を密に配列することができる。

また、第 1 の基板及び第 2 の基板よりも小さい熱膨張率のスペーサを用いた第 3 の発明によれば、真空容器作製時の加熱によるスペーサの撓みを防止し、これによるスペーサの位置ずれを防止することができる。

47

また、スペーサの表面に低抵抗膜及び高抵抗膜を形成する場合において、両者を、同一の金属元素を含みかつ異なる組成を有するものとした第5の発明によれば、低抵抗膜と高抵抗膜とを同一の成膜装置で連続して形成することができるので、スペーサの作製工程を削減することができるとともに、低抵抗膜と高抵抗膜との間の良好な電氣的導通も確保することができる。



WHAT IS CLAIMED IS:

1 真空容器内に設けられた、複数の電子放出素子を備えた第1の基板と、  
前記真空容器内に前記第1の基板と対向配置された、前記電子放出素子から放出された電子が照射される第2の基板と、

前記真空容器の耐大気圧構造として前記第1の基板または前記第2の基板のいずれか一方の基板上に設置され、前記第1の基板と前記第2の基板とで直接、または前記第1の基板と前記第2の基板との間の中間部材を介して間接的に挟まれた、前記第1の基板と前記第2の基板との対向方向と垂直な方向に長手方向を有する少なくとも1つのスペーサと、

前記第1の基板の前記電子放出素子が設けられた領域と前記第2の基板の電子が照射される領域との間の領域である電子線放出領域外で前記スペーサを支持する支持部材とを有し、

前記スペーサ及び前記支持部材の少なくとも一方が、前記第1の基板と前記第2の基板との間で前記スペーサが挟まれるときに発生する応力を緩和する構造を有することを特徴とする電子線装置。

2 前記スペーサは前記支持部材と固定され、

前記応力を緩和する構造は、前記スペーサが、前記支持部材との固定部と前記電子線放出領域の境界との間に、他の部位よりも前記第1の基板と前記第2の基板との対向方向に変形し易い易変形部を有することで構成される、請求項1に記載の電子線装置。

3 前記易変形部は、前記スペーサが前記第1の基板と前記第2の基板との間で挟まれた状態で前記第1の基板及び前記第2の基板の少なくとも一方と接していない部分である、請求項2に記載の電子線装置。

4 前記支持部材は前記第1の基板または前記第2の基板と固定され、

前記応力を緩和する構造は、前記支持部材に形成された溝に前記スペーサの端部を挿入した構造である、請求項1に記載の電子線装置。

5 前記応力を緩和する構造は、前記支持部材が前記スペーサよりも柔らかい材料からなることで構成される、請求項1に記載の電子線装置。

6 前記応力を緩和する構造は、前記第1の基板と前記第2の基板との対向方向について前記支持部材の高さを前記スペーサよりも低くすることで構成される、請求項1に記載の電子線装置。

7 真空容器内に設けられた、複数の電子放出素子を備えた第1の基板と、前記真空容器内に前記第1の基板と対向配置された、前記電子放出素子から放出された電子が照射される第2の基板と、

前記真空容器の耐大気圧構造として前記第1の基板または前記第2の基板のいずれか一方の基板上に設置され、前記第1の基板と前記第2の基板とで直接、または前記第1の基板と前記第2の基板との間の中間部材を介して間接的に挟まれた、前記第1の基板と前記第2の基板との対向方向と垂直な方向に長手方向を有する少なくとも1つのスペーサと、

前記第1の基板の前記電子放出素子が設けられた領域と前記第2の基板の電子が照射される領域との間の領域である電子線放出領域外で前記スペーサを支持するために、前記スペーサが設置される基板上に設置される支持部材とを有し、

前記支持部材の、前記基板への設置面と平行な第1の軸と、前記スペーサの、前記長手方向に沿った第2の軸とが実質的に平行となるように、前記支持部材と前記スペーサとが固定されていることを特徴とする電子線装置。

8 前記第1の基板と前記第2の基板との対向方向について前記支持部材の高さは前記スペーサよりも低い、請求項7に記載の電子線装置。

9 真空容器内に設けられた、複数の電子放出素子を備えた第1の基板と、前記真空容器内に前記第1の基板と対向配置された、前記電子放出素子から放出された電子が照射される第2の基板と、

前記真空容器の耐大気圧構造として前記第1の基板または前記第2の基板のい

ずれか一方の基板上に設置され、前記第 1 の基板と前記第 2 の基板とで直接、または前記第 1 の基板と前記第 2 の基板との間の中間部材を介して間接的に挟まれた、前記第 1 の基板と前記第 2 の基板との対向方向と垂直な方向に長手方向を有する少なくとも 1 つのスペーサと、

前記第 1 の基板の前記電子放出素子が設けられた領域と前記第 2 の基板の電子が照射される領域との間の領域である電子線放出領域外で前記スペーサを支持する支持部材とを有し、

前記スペーサは、前記スペーサが設置された基板よりも小さい熱膨張率を有することを特徴とする電子線装置。

1 0 前記スペーサが設置された基板の熱膨張率と前記スペーサの熱膨張率との差が 5 % 以内である、請求項 9 に記載の電子線装置。

1 1 前記支持部材は前記スペーサを複数個支持する、請求項 9 に記載の電子線装置。

1 2 前記支持部材は、前記スペーサと固定された状態で、前記スペーサが設置される基板に前記スペーサとともに固定される、請求項 1 1 に記載の電子線装置。

1 3 前記支持部材は、前記スペーサの長手方向の一端部または両端部を支持する、請求項 1 に記載の電子線装置。

1 4 前記支持部材は、前記スペーサの長手方向の一端部または両端部を支持する、請求項 7 に記載の電子線装置。

1 5 前記支持部材は、前記スペーサの長手方向の一端部または両端部を支持する、請求項 9 に記載の電子線装置。

16 前記電子線放出領域内において、前記スペーサの前記真空容器内に露出している面には、前記スペーサをなす基体の表面よりも帯電しにくい膜が形成されている、請求項1に記載の電子線装置。

17 前記電子線放出領域内において、前記スペーサの前記真空容器内に露出している面には、前記スペーサをなす基体の表面よりも帯電しにくい膜が形成されている、請求項7に記載の電子線装置。

18 前記電子線放出領域内において、前記スペーサの前記真空容器内に露出している面には、前記スペーサをなす基体の表面よりも帯電しにくい膜が形成されている、請求項9に記載の電子線装置。

19 前記第2の基板は、前記電子放出素子から放出された電子を制御する電極を備え、

前記膜は、前記第1の基板及び前記電極の少なくとも一方と電気的に接続されている、請求項16、17、18に記載の電子線装置。

20 前記膜は、シート抵抗値が $10^7\Omega/\square \sim 10^{14}\Omega/\square$ の高抵抗膜を含む、請求項19に記載の電子線装置。

21 前記膜は、少なくとも前記電気的に接続されている領域において、シート抵抗値が前記高抵抗膜の $1/10$ 以下で、かつ、 $10^7\Omega/\square$ 以上の低抵抗膜を有する、請求項20に記載の電子線装置。

22 前記膜の少なくとも一部は、2以下の二次電子放出係数を有する、請求項16、17、18に記載の電子線装置。

23 真空容器内に設けられた、複数の電子放出素子を備えた第1の基板と、前記真空容器内に前記第1の基板と対向配置された、前記電子放出素子から放

Year	1970	1971	1972	1973	1974	1975	1976	1977	1978	1979	1980	1981	1982	1983	1984	1985	1986	1987	1988	1989	1990	1991	1992	1993	1994	1995	1996	1997	1998	1999	2000	2001	2002	2003	2004	2005	2006	2007	2008	2009	2010	2011	2012	2013	2014	2015	2016	2017	2018	2019	2020	2021	2022	2023	2024	2025	2026	2027	2028	2029	2030	2031	2032	2033	2034	2035	2036	2037	2038	2039	2040	2041	2042	2043	2044	2045	2046	2047	2048	2049	2050	2051	2052	2053	2054	2055	2056	2057	2058	2059	2060	2061	2062	2063	2064	2065	2066	2067	2068	2069	2070	2071	2072	2073	2074	2075	2076	2077	2078	2079	2080	2081	2082	2083	2084	2085	2086	2087	2088	2089	2090	2091	2092	2093	2094	2095	2096	2097	2098	2099	2100
1970	1970	1971	1972	1973	1974	1975	1976	1977	1978	1979	1980	1981	1982	1983	1984	1985	1986	1987	1988	1989	1990	1991	1992	1993	1994	1995	1996	1997	1998	1999	2000	2001	2002	2003	2004	2005	2006	2007	2008	2009	2010	2011	2012	2013	2014	2015	2016	2017	2018	2019	2020	2021	2022	2023	2024	2025	2026	2027	2028	2029	2030	2031	2032	2033	2034	2035	2036	2037	2038	2039	2040	2041	2042	2043	2044	2045	2046	2047	2048	2049	2050	2051	2052	2053	2054	2055	2056	2057	2058	2059	2060	2061	2062	2063	2064	2065	2066	2067	2068	2069	2070	2071	2072	2073	2074	2075	2076	2077	2078	2079	2080	2081	2082	2083	2084	2085	2086	2087	2088	2089	2090	2091	2092	2093	2094	2095	2096	2097	2098	2099	2100

前記スペーサの表面には、前記第 1 の基板及び前記電極の少なくとも一方と電気的に接続され前記スペーサの表面よりも帯電しにくい膜が、前記スペーサの長手方向に対して複数に分けて形成されていることを特徴とする電子線装置。

25 前記膜は、シート抵抗値が $10^7\Omega/\square\sim 10^{14}\Omega/\square$ の高抵抗膜を含む、請求項23または24に記載の電子線装置。

27 前記膜の少なくとも一部は、2以下の二次電子放出係数を有する、請求項23に記載の電子線装置。

前記真空容器の耐大気圧構造として前記第 1 の基板または前記第 2 の基板のいずれか一方の基板上に設置され、前記第 1 の基板と前記第 2 の基板とで直接、または前記第 1 の基板と前記第 2 の基板との間の中間部材を介して間接的に挟まれ

た、前記第 1 の基板と前記第 2 の基板との対向方向と垂直な方向に長手方向を有する少なくとも 1 つのスペーサとを有し、

前記スペーサの表面には、前記第 1 の基板及び前記電極の少なくとも一方と電氣的に接続され前記スペーサの表面よりも帯電しにくい高抵抗膜と、少なくとも前記電氣的に接続された領域において前記高抵抗膜と積層され前記高抵抗膜よりもシート抵抗値が小さい低抵抗膜とが形成され、

前記高抵抗膜と前記低抵抗膜とは、同一の金属元素を含み、かつ、異なる組成を有することを特徴とする電子線装置。

29 前記高抵抗膜及び前記低抵抗膜は、同一のチャンバー内で前記チャンバー内の真空雰囲気を破ることなく気相成膜法によって連続して形成された膜である、請求項 28 に記載の電子線装置。

30 前記低抵抗膜は、シート抵抗値が前記高抵抗膜の  $1/10$  以下で、かつ  $10^7 \Omega/\square$  以上である、請求項 28 または 29 に記載の電子線装置。

31 前記各電子放出素子は前記第 1 の基板上に形成された配線で結線され、前記膜と前記第 1 の基板との電氣的接続は前記配線によりなされている、請求項 1 に記載の電子線装置。

32 前記各電子放出素子は前記第 1 の基板上に形成された配線で結線され、前記膜と前記第 1 の基板との電氣的接続は前記配線によりなされている、請求項 7 に記載の電子線装置。

33 前記各電子放出素子は前記第 1 の基板上に形成された配線で結線され、前記膜と前記第 1 の基板との電氣的接続は前記配線によりなされている、請求項 9 に記載の電子線装置。

34 前記各電子放出素子は前記第 1 の基板上に形成された配線で結線され、

前記膜と前記第 1 の基板との電氣的接続は前記配線によりなされている、請求項 2 3 に記載の電子線装置。

3 5 前記各電子放出素子は前記第 1 の基板上に形成された配線で結線され、前記膜と前記第 1 の基板との電氣的接続は前記配線によりなされている、請求項 2 8 に記載の電子線装置。

3 6 前記電子放出素子はマトリクス状に配列されており、  
前記配線は、複数の行方向配線と複数の列方向配線とからなるマトリクス配線である、請求項 3 1、3 2、3 3、3 4、3 5 に記載の電子線装置。

3 7 前記配線は複数の行方向配線からなり、前記電子放出素子は、前記各行方向配線のうち隣接する行方向配線と結線されている、請求項 3 1、3 2、3 3、3 4、3 5 に記載の電子線装置。

3 8 前記電子放出素子は冷陰極素子である、請求項 1 に記載の電子線装置。

3 9 前記電子放出素子は冷陰極素子である、請求項 7 に記載の電子線装置。

4 0 前記電子放出素子は冷陰極素子である、請求項 9 に記載の電子線装置。

4 1 前記電子放出素子は冷陰極素子である、請求項 2 3 に記載の電子線装置。

4 2 前記電子放出素子は冷陰極素子である、請求項 2 8 に記載の電子線装置。

4 3 前記電子放出素子は冷陰極素子である、請求項 3 8、3 9、4 0、4 1、4 2 に記載の電子線装置。

4 4 前記冷陰極素子は表面伝導型電子放出素子である。請求項 4 3 に記載の電子線装置。

4 5 第 2 の基板に、前記電子放出素子から放出された電子が照射されることで画像を形成する画像形成部材が設けられている、請求項 1 に記載の電子線装置。

4 6 第 2 の基板に、前記電子放出素子から放出された電子が照射されることで画像を形成する画像形成部材が設けられている、請求項 7 に記載の電子線装置。

4 7 第 2 の基板に、前記電子放出素子から放出された電子が照射されることで画像を形成する画像形成部材が設けられている、請求項 9 に記載の電子線装置。

4 8 第 2 の基板に、前記電子放出素子から放出された電子が照射されることで画像を形成する画像形成部材が設けられている、請求項 2 3 に記載の電子線装置。

4 9 第 2 の基板に、前記電子放出素子から放出された電子が照射されることで画像を形成する画像形成部材が設けられている、請求項 2 8 に記載の電子線装置。

5 0 前記画像形成部材は、前記電子放出素子から放出された電子が衝突することにより発光する蛍光体を含む蛍光膜である、請求項 4 5、4 6、4 7、4 8、4 9 に記載の電子線装置。



[illegible]

57